



(12)发明专利申请

(10)申请公布号 CN 108230991 A

(43)申请公布日 2018.06.29

(21)申请号 201711363237.6

(22)申请日 2017.12.18

(30)优先权数据

10-2016-0173807 2016.12.19 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金珍永 孙炫镐 姜韩仙

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉 刘久亮

(51)Int.Cl.

G09G 3/32(2016.01)

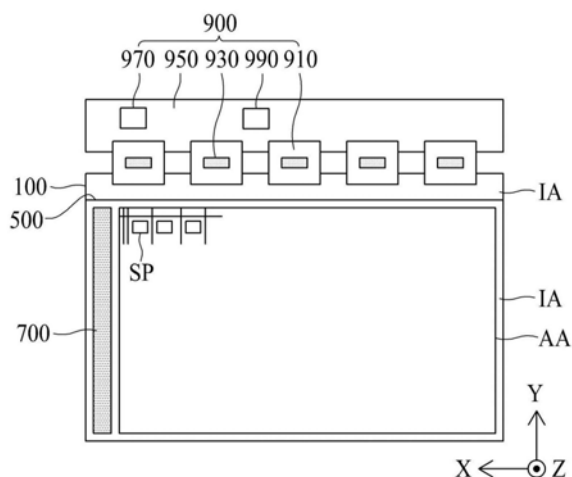
权利要求书2页 说明书17页 附图5页

(54)发明名称

发光二极管显示装置

(57)摘要

公开了一种发光二极管显示装置,该发光二极管显示装置用于最小化由发光二极管器件的缺陷引起的画面缺陷。所述发光二极管显示装置包括多个子像素,每个子像素包括利用数据电流发光的第一发光二极管器件至第N发光二极管器件,其中,N是等于或大于2的自然数;以及像素电路,所述像素电路包括分别向所述第一发光二极管器件至所述第N发光二极管器件提供与数据信号相对应的所述数据电流的第一驱动晶体管至第N驱动晶体管。



1. 一种发光二极管显示装置,所述发光二极管显示装置包括多个子像素,所述多个子像素利用基于数据信号的数据电流来显示图像,其中,所述多个子像素中的每一个子像素包括:

利用所述数据电流发光的第一发光二极管器件至第N发光二极管器件,其中,N是等于或大于2的自然数;以及

像素电路,所述像素电路包括第一驱动晶体管至第N驱动晶体管,所述第一驱动晶体管至所述第N驱动晶体管分别向所述第一发光二极管器件至所述第N发光二极管器件提供与所述数据信号相对应的数据电流。

2. 根据权利要求1所述的发光二极管显示装置,其中,所述第一发光二极管器件和第二发光二极管器件中的一个被用作冗余发光二极管器件。

3. 根据权利要求1所述的发光二极管显示装置,其中,所述第一发光二极管器件至所述第N发光二极管器件中的每一个为微型发光二极管器件。

4. 根据权利要求1所述的发光二极管显示装置,其中,所述第一发光二极管器件至所述第N发光二极管器件中的每一个包括:

第一半导体层;

有源层,所述有源层设置在所述第一半导体层的一侧上;

第二半导体层,所述第二半导体层设置在所述有源层上;

第一电极,所述第一电极设置在所述第二半导体层上;以及

第二电极,所述第二电极设置在所述第一半导体层的另一侧上,并且与所述有源层和所述第二半导体层电断开。

5. 根据权利要求4所述的发光二极管显示装置,其中,所述多个子像素中的每一个子像素还包括:

第一像素电极至第N像素电极,所述第一像素电极至所述第N像素电极按照一对一关系将所述第一发光二极管器件至所述第N发光二极管器件的第一电极连接到所述第一驱动晶体管至所述第N驱动晶体管;以及

公共电极,所述公共电极连接到所述第一发光二极管器件至所述第N发光二极管器件的第二电极。

6. 根据权利要求1至5中的任一项所述的发光二极管显示装置,所述多个子像素中的每一个子像素还包括分别容纳所述第一发光二极管器件至所述第N发光二极管器件的第一凹部至第N凹部。

7. 根据权利要求6所述的发光二极管显示装置,其中,与所述第一半导体层相比,所述第一电极和所述第二电极远离所述第一凹部至所述第N凹部中的每一个的底表面。

8. 根据权利要求6所述的发光二极管显示装置,所述发光二极管显示装置还包括覆盖所述多个子像素的平坦化层,

其中,所述第一凹部至所述第N凹部中的每一个包括从所述平坦化层凹入地设置的容纳空间。

9. 根据权利要求8所述的发光二极管显示装置,其中,所述第一凹部至所述第N凹部的容纳空间彼此连通以配置一个容纳空间。

10. 根据权利要求8所述的发光二极管显示装置,其中,

所述多个子像素中的至少三个相邻子像素构成一个单位像素,并且

所述第一凹部至所述第N凹部在包括在一个单位像素中的所述至少三个相邻子像素的每一个中具有不同的深度。

11. 根据权利要求1所述的发光二极管显示装置,其中,所述像素电路包括:

开关晶体管,所述开关晶体管响应于选通信号将通过数据线提供的数据信号提供给公共节点;

包括有所述第一驱动晶体管的第一电流输出部分,所述第一电流输出部分将与提供给所述公共节点的数据信号相对应的数据电流提供给所述第一发光二极管器件;以及

包括有第二驱动晶体管的第二电流输出部分,所述第二电流输出部分将与提供给所述公共节点的所述数据信号相对应的所述数据电流提供给第二发光二极管器件,

其中,所述公共节点由所述第一电流输出部分和所述第二电流输出部分共享。

12. 根据权利要求11所述的发光二极管显示装置,其中,

所述第一电流输出部分还包括连接在所述第一驱动晶体管的栅极与源极之间的第一电容器,并且

所述第二电流输出部分还包括连接在所述第二驱动晶体管的栅极与源极之间的第二电容器。

13. 根据权利要求1所述的发光二极管显示装置,其中,所述像素电路包括:

开关晶体管,所述开关晶体管将通过数据线提供的所述数据信号提供给第一节点;

存储电容器,所述存储电容器包括连接到所述第一节点的第一端子和连接到第二节点的第二端子;

包括所述第一驱动晶体管的第一电流输出部分,所述第一电流输出部分将与提供给所述第二节点的数据信号相对应的数据电流提供给所述第一发光二极管器件;

包括第二驱动晶体管的第二电流输出部分,所述第二电流输出部分将与提供给所述第二节点的所述数据信号相对应的所述数据电流提供给第二发光二极管器件;以及

电压初始化部分,所述电压初始化部分对所述第一节点的电压和所述第二节点的电压进行初始化,

其中,所述第一节点被布置在所述开关晶体管与所述存储电容器之间,并且所述第二节点由所述第一电流输出部分和所述第二电流输出部分共享。

14. 根据权利要求13所述的发光二极管显示装置,其中,

所述第一电流输出部分还包括连接在所述第一驱动晶体管与所述第一发光二极管器件之间的第一发光控制晶体管,并且

所述第二电流输出部分还包括连接在所述第二驱动晶体管与所述第二发光二极管器件之间的第二发光控制晶体管。

15. 根据权利要求14所述的发光二极管显示装置,其中,所述电压初始化部分包括:

第一晶体管,所述第一晶体管连接在所述第一驱动晶体管的栅极与源极之间;

第二晶体管,所述第二晶体管连接在所述第一节点与基准电源线之间,通过所述基准电源线提供基准电压;以及

第三晶体管,所述第三晶体管连接在所述基准电源线与第三节点之间,所述第三节点位于所述第一发光控制晶体管与所述第一发光二极管器件之间。

发光二极管显示装置

技术领域

[0001] 本公开涉及一种发光二极管显示装置。

背景技术

[0002] 除了电视 (TV) 和监视器的显示屏之外,液晶显示器 (LCD) 装置被广泛用作笔记本电脑、平板计算机、智能电话、便携式显示装置和便携式信息装置的显示屏。

[0003] LCD装置和有机发光显示装置通过使用薄膜晶体管 (TFT) 作为开关元件来显示图像。由于LCD装置不能自发光,因此LCD装置通过使用从布置在液晶显示面板下方的背光单元所发出的光来显示图像。由于LCD装置包括背光单元,因此LCD装置的设计受到限制,并且亮度和响应时间降低了。由于有机发光显示装置包括有机材料,因此有机发光显示装置易受水的影响,导致可靠性和寿命的降低。

[0004] 近来,正在进行对包括微型发光装置的发光二极管显示装置的研究和开发。发光二极管显示装置具有高图像质量和高可靠性,因此作为下一代显示装置引起了广泛关注。

[0005] 然而,在现有技术的发光二极管显示装置中,由于在将微型发光器件转移 (transfer) 到TFT阵列基板上的过程中发生的微型发光二极管器件的缺陷,所以出现了画面缺陷。

发明内容

[0006] 因此,本公开致力于提供一种发光二极管显示装置,该发光二极管显示装置基本上消除了由于现有技术的限制和缺点而引起的一个或更多个问题。

[0007] 本公开的一个方面是致力于提供一种用于最小化由发光二极管器件的缺陷造成的画面缺陷的发光二极管显示装置。

[0008] 本公开的其它优点和特征将部分地在下面的描述中阐述,并且在一部分中对本领域普通技术人员而言在通过以下的研究之后将变得显而易见,或者可以从本公开的实践中获悉。本公开的目的和其它优点可以通过在书面说明书和权利要求书以及附图中特别指出的结构来实现和获得。

[0009] 为了实现这些和其它优点并且根据本公开的目的,如本文具体实施和广泛描述的,提供了一种发光二极管显示装置,所述发光二极管显示装置包括多个子像素,每个子像素包括:第一发光二极管器件至第N发光二极管器件,其中,N是等于或大于2的自然数;以及像素电路,所述像素电路包括分别向所述第一发光二极管器件至所述第N发光二极管器件提供与数据信号相对应的数据电流的第一驱动晶体管至第N驱动晶体管。

[0010] 应当理解,本公开的前述一般描述和以下详细描述都是示例性和说明性的,并且旨在提供对所要求保护的公开内容的进一步解释。

附图说明

[0011] 附图被包括以提供对本公开的进一步理解,并且被并入且构成本申请的一部分,

附图示出了本公开的实施方式,并且与说明书一起用于解释本公开的原理。在附图中:

- [0012] 图1是用于描述根据本公开的实施方式的发光二极管显示装置的图;
- [0013] 图2是用于描述图1所示的单位像素的图;
- [0014] 图3是例示图2所示的一个子像素的图;
- [0015] 图4是用于描述图3所示的子像素结构的截面图;
- [0016] 图5是用于描述图4所示的发光二极管器件的结构截面图;
- [0017] 图6是用于描述图2所示的凹部的变形例的图;和
- [0018] 图7是用于描述根据图2所示的本公开的实施方案的子像素的图。

具体实施方式

[0019] 现在将详细参照本公开的示例性实施方式,这些示例性实施方式的示例在附图中示出。在可能的情况下,在整个附图中将使用相同的附图标记来指代相同或相似的部分。

[0020] 本公开的优点和特征及其实现方法将通过参照附图描述的以下实施方式来阐明。然而,本公开可以以不同的形式具体实施,并且不应被解释为限于本文所阐述的实施方式。相反,提供这些实施方式,以使本公开将是彻底和完整的,并且将向本领域技术人员充分地传达本公开的范围。此外,本公开仅由权利要求的范围来限定。

[0021] 用于描述本公开的实施方案的附图中公开的形状、尺寸、比例、角度和数量仅仅是示例,并且因此,本公开不限于所示的细节。相同的附图标记始终表示相同的元件。在下面的描述中,当确定相关已知技术的详细描述不必要地混淆本公开的重点时,将省略详细描述。

[0022] 在使用本说明书中所描述的‘包含’、‘具有’和‘包括’的情况下,可以添加另一部分,除非使用了‘仅’。除非提到相反的情况,否则单数形式的术语可以包括复数形式。

[0023] 在解释这些元件时,尽管没有明确的描述,但是将这些元件解释为包括误差范围。

[0024] 在描述位置关系时,例如,当两个部分之间的位置关系被描述为‘在—上’、‘在—上方’、‘在—下方’和‘在—下面’时,除非使用了‘仅’或‘直接’,否则可以将一个或更多个其它部分布置在所述两个部分之间。

[0025] 在描述时间关系时,例如,当将时间顺序描述为‘在—之后’、‘在—后’、‘接下来’和‘在—之前’时,除非使用了‘仅’或‘直接’,否则可以包括不连续的情况。

[0026] 将要理解的是,尽管这里可以使用术语“第一”、“第二”等来描述各种元件,但这些元件不应受这些术语的限制。这些术语仅用于将一个元件与另一个元件区分开。例如,在不脱离本公开的范围的情况下,第一元件可以被称为第二元件,并且类似地,第二元件可以被称为第一元件。

[0027] 第一水平轴方向、第二水平轴方向和垂直轴方向不应被解释为仅仅它们之间是垂直的几何关系,并且在本公开的元件在功能上操作范围内可以表示具有更宽的方向性。

[0028] 术语“至少一个”应被理解为包括一个或更多个相关列出项中的一个或更多个中的任何和所有组合。例如,“第一项、第二项和第三项中的至少一个”的含义表示从第一项、第二项和第三项中的两项或更多项中提出的所有项的组合,以及第一项、第二项或第三项。

[0029] 本公开的各种实施方式的特征可以部分地或全部地彼此联接或组合,并且可以彼此不同地相互操作合在技术上被驱动,如本领域技术人员可以充分理解的那样。本公开的

实施方式可以彼此独立地执行,或者可以以共同依赖关系一起执行。

[0030] 在下文中,将参照附图详细地描述根据本公开的发光二极管显示装置的示例性实施方式。在本说明书中,在针对附图中的各个元件添加附图标记时,应当注意,在可能的情况下,针对这些元件,使用已经用于表示其它附图中的相同元件的相同附图标记。

[0031] 图1是用于描述根据本公开的实施方式的发光二极管显示装置的图。图2是用于描述图1所示的单位像素的图。图3是例示图2所示的一个子像素的图。

[0032] 参照图1至图3,根据本公开的实施方式的发光二极管显示装置可以包括第一基板100和第二基板500,所述第二基板500包括多个子像素SP1至SP3,所述第二基板500与第一基板100相对接合以覆盖多个子像素SP1至SP3。

[0033] 第一基板100可以是薄膜晶体管(TFT)阵列基板,并且可以由玻璃、塑料材料等形成。根据实施方式的第一基板100可以包括显示区(或有效显示区)AA和非显示区(或非有效显示区)IA。

[0034] 显示区AA可以设置在除了第一基板100的边缘以外的部分中。显示区AA可以被定义为设置了包括有显示图像的多个子像素SP1至SP3的子像素阵列的区域。

[0035] 非显示区IA可以设置在除了设置在第一基板100上的显示区AA之外的部分中,并且可以被定义为围绕显示区AA的第一基板100的边缘。非显示区IA可以是显示区AA外侧的周边部分,并且与显示区AA不同的是,非显示区IA不能显示图像,此外,非显示区IA可以被定义布置了用于驱动子像素(SP)阵列的线和电路的区域。例如,非显示区IA可以包括:在显示区AA的上侧附近限定的第一非显示区、在显示区AA的下侧附近限定的第二非显示区、在显示区AA的左侧附近限定的第三非显示区和在显示区AA的右侧附近限定的第四非显示区。

[0036] 根据实施方式的第一基板100可以包括多条选通线GL、多条数据线DL、多条驱动电源线PL、多条公共电源线CL和多个子像素SP1至SP3。

[0037] 多条选通线GL可以设置在第一基板100上,可以沿着第一基板100的第一水平轴方向X在长度上延伸,可以沿着第二水平轴方向Y排列,并且可以以一定的间隔彼此隔开。这里,第一水平轴方向X可以被定义为与第一基板100的长边长度方向平行的方向,第二水平轴方向Y可以被定义为与第一基板100的短边长度方向平行的方向。另选地,第一水平轴方向X和第二水平轴方向Y中的可以被定义为相反的方向。

[0038] 多条数据线DL可以设置在第一基板100上以与多条选通线GL相交,可以沿着第一基板100的第二水平轴方向Y在长度上延伸,可以沿着第一水平轴方向X排列,并且可以以一定的间隔彼此隔开。

[0039] 多条驱动电源线PL可以与多条数据线DL平行地设置在第一基板100上,并且可以与多条数据线DL一起形成。多条驱动电源线PL中的每一条可以将从外部提供的像素驱动电源提供给子像素SP1至SP3。

[0040] 多条公共电源线CL可以与多条数据线DL平行地排列在第一基板100上,并且可以与多条数据线DL一起形成。多条公共电源线CL中的每一条可以将从外部提供的公共电源提供给子像素SP1至SP3。

[0041] 可选地,多条公共电源线CL中的每一条可以单独地接收从外部提供的公共电源,并且可以单独地向各个子像素SP1至SP3提供公共电源。在这种情况下,可以基于下述发光二极管器件的电特性变化和/或下述驱动TFT的电特性变化来控制提供给各个子像素SP1至

SP3的公共电源的电压电平。

[0042] 多个子像素SP1至SP3可以分别设置在由选通线GL和数据线DL的交叉点限定的多个像素区中。多个子像素SP1至SP3中的每一个可以被定义为与实际发光的最小单位对应的区域。至少三个相邻子像素SP1至SP3可以配置一个用于显示颜色的单位像素UP。例如，一个单位像素UP可以包括彼此相邻的红色子像素SP1、绿色子像素SP2和蓝色子像素SP3，并且还可以包括用于增强亮度的白色子像素。

[0043] 配置根据实施方式的单位像素UP的至少三个子像素SP1至SP3可以共享一个驱动电源线PL，并且在这种情况下，可以将多条电源驱动线PL中的每一条设置在多个单位像素UP中的一个对应的单位像素中，从而减少设置在第一基板100上的驱动电源线PL的数量。同样地，配置根据实施方式的单位像素UP的至少三个子像素SP1至SP3可以共享一条公共电源线CL，并且在这种情况下，可以将多条公共电源线CL中的每一条设置在多个单位像素UP中的一个对应的单位像素中，从而减少设置在第一基板100上的公共电源线CL的数量。

[0044] 多个子像素SP1至SP3可以各自包括利用数据电流发光的第一发光二极管器件300a和第二发光二极管器件300b以及包括分别提供数据的第一驱动晶体管Tdr1和第二驱动晶体管Tdr2的像素电路PC，第一驱动晶体管Tdr1和第二驱动晶体管Tdr2分别向第一发光二极管器件300a和第二发光二极管器件300b提供与数据信号对应的数据电流。

[0045] 第一发光二极管器件300a可以设置在像素区的一侧，并且可以连接到像素电路PC，并且因此，可以发射具有与从像素电路PC(即第一驱动晶体管Tdr1)提供的数据电流成比例的亮度的光。根据实施方式的第一发光二极管器件300a可以是发射红光、绿光、蓝光和白光中的一种的发光二极管芯片。例如，第一发光二极管器件300a可以是微型发光二极管芯片。这里，微型发光二极管芯片的数值范围可以为 $1\mu\text{m}$ 至 $100\mu\text{m}$ ，但不限于此。

[0046] 第一发光二极管器件300a可以设置在像素区的第一发光区上，并且可以连接到像素电路PC和相应的公共电源线CL。也就是说，根据实施方式的第一发光二极管器件300a可以包括电连接到像素电路PC的阳极端子(或第一电极)和电连接到公共电源线CL的阴极端子(或第二电极)。第一发光二极管器件300a可以发射具有与从像素电路PC(即第一驱动晶体管Tdr1)提供的数据电流成比例的亮度的光。根据实施方式的第一发光二极管器件300a可以是发射红光，绿光，蓝光和白光中的一种的发光二极管芯片。例如，第一发光二极管器件300a可以是包括第一电极和第二电极的微型发光二极管芯片。这里，微型发光二极管芯片的数值范围(scale)可以为 $1\mu\text{m}$ 至 $100\mu\text{m}$ ，但不限于此。

[0047] 第二发光二极管器件300b可以设置在像素区的与第一发光区相邻的第二发光区上，并且可以连接到像素电路PC和对应的公共电源线CL。也就是说，根据实施方式的第二发光二极管器件300b可以包括电连接到像素电路PC的阳极端子(或第一电极)和电连接到公共电源线CL的阴极端子(或第二电极)。第二发光二极管器件300b可以发射具有与从像素电路PC(即第二驱动晶体管Tdr2)提供的数据电流成比例的亮度的光。根据实施方式的第二发光二极管器件300b可以是发射与从第一发光二极管器件300a发射的光相同的光的发光二极管芯片，并且例如可以是包括阳极的微型发光二极管芯片端子和阴极端子。

[0048] 第一发光二极管器件300a和第二发光二极管器件300b中的一个可以用作冗余发光二极管器件，用于防止由于在陷安装第一基板100的过程中发生的电冲击或未对准所造成的操作误差而发生的画面缺陷。

[0049] 像素电路PC可以设置在像素区的电路区中,可以电连接到与该像素电路PC相邻的数据线DL、选通线GL、驱动电源线PL和公共电源线CL并且可以将数据电流共同地提供给第一发光二极管器件300a和第二发光二极管器件300b的阳极端子。响应于通过选通线GL提供的选通信号,像素电路PC可以基于通过数据线DL提供的数据信号将数据电流共同提供给第一发光二极管器件300a和第二发光二极管器件300b的阳极端子,从而允许第一发光二极管器件300a和第二发光二极管器件300b中的每一个利用数据电流发光。

[0050] 根据实施方式的像素电路PC可以包括开关晶体管T_{sw}、第一电流输出部分COP1和第二电流输出部分COP2。

[0051] 开关晶体管T_{sw}可以包括连接到选通线GL的栅极、连接到数据线DL的漏极和连接到公共节点Nc的源极。这里,开关晶体管T_{sw}的源极和漏极可以根据电流的方向在二者之间进行切换。开关晶体管T_{sw}可以根据通过选通线GL提供的选通信号导通,并且可以将通过数据线DL提供的数据信号提供给公共节点Nc,即,共同提供给第一电流输出部分COP1和第二电流输出部分COP2。

[0052] 公共节点Nc可以由第一电流输出部分COP1和第二电流输出部分COP2共享。

[0053] 第一电流输出部分COP1可以将与从开关晶体管T_{sw}向公共节点Nc提供的数据信号对应的数据电流,提供给第一发光二极管器件300a。根据实施方式的第一电流输出部分COP1可以包括第一驱动晶体管T_{dr1}和第一电容器C1。

[0054] 第一驱动晶体管T_{dr1}可以包括连接到公共电极Nc的栅极,连接到驱动电源线PL的漏极和连接到第一发光二极管器件300a的阳极端子的源极。第一驱动晶体管T_{dr1}可以由公共节点Nc的电压导通,以控制从驱动电源线PL流向第一发光二极管器件300a的电流量。换句话说,第一驱动晶体管T_{dr1}可以基于从开关晶体管T_{sw}向公共节点Nc提供的数据信号来控制从驱动电源线PL流向第一发光二极管器件300a的数据电流,从而允许第一发光二极管器件300a发射具有与数据信号成比例的亮度的光。

[0055] 第一电容器C1可以连接在第一驱动晶体管T_{dr1}的栅极和源极(即,栅极-源极)之间。也就是说,第一电容器C1可以被设置为在第一驱动晶体管T_{dr1}的源极与连接到第一驱动晶体管T_{dr1}栅极的公共节点Nc之间的交叠区域中具有一定的电容。第一电容器C1可以存储与提供给第一驱动晶体管T_{dr1}的栅极的数据信号相对应的电压,并且可以利用存储的电压使第一驱动晶体管T_{dr1}导通。

[0056] 第二电流输出部分COP2可以将与从开关晶体管T_{sw}向公共节点Nc提供的数据信号对应的数据电流,提供给第二发光二极管器件300b。根据实施方式的第二电流输出部分COP2可以包括第二驱动晶体管T_{dr2}和第二电容器C2。

[0057] 第二驱动晶体管T_{dr2}可以包括连接到公共电极Nc的栅极,连接到驱动电源线PL的漏极和连接到第二发光二极管器件300b的阳极端子的源极。第二驱动晶体管T_{dr2}可以由公共节点Nc的电压导通,以控制从驱动电源线PL流向第二发光二极管器件300b的电流量。换句话说,第二驱动晶体管T_{dr2}可以基于从开关晶体管T_{sw}向公共节点Nc提供的数据信号来控制从驱动电源线PL流向第二发光二极管器件300b的数据电流,从而允许第二发光二极管器件300b发射具有与数据信号成比例的亮度的光。

[0058] 第二驱动晶体管T_{dr2}可以与第一驱动晶体管T_{dr1}一起形成,并且可以具有与第一驱动晶体管T_{dr1}相同的尺寸。

[0059] 第二电容器C2可以连接在第二驱动晶体管Tdr2的栅极与源极(即,栅极-源极)之间。也就是说,第二电容器C2可以被设置为在源极与连接到第二驱动晶体管Tdr2的栅极的公共节点Nc之间的交叠区域中具有一定的电容。第二电容器C2可以存储与提供给第二驱动晶体管Tdr2的栅极的数据信号相对应的电压,并且可以利用所存储的电压使第二驱动晶体管Tdr2导通。

[0060] 根据实施方式的开关晶体管Tsw以及第一驱动晶体管Tdr1和第二驱动晶体管Tdr2可以各自为非晶硅薄膜晶体管(TFT)、多晶硅TFT、氧化物TFT或有机材料TFT,并且晶体管Tsw、Tdr1和Tdr1中的每一个可以具有顶栅结构、底栅结构或具有顶栅结构和底栅结构的双栅结构。

[0061] 在像素电路PC中,第一电流输出部分COP1和第二电流输出部分COP2中的一个可以是预先设置在各个子像素SP1至SP3中的冗余像素电路,所述冗余像素电路用于解决设置在各个子像素SP1至SP3中的第一发光二极管器件300a和第二发光二极管器件300b中的每一个的操作缺陷。

[0062] 此外,多个子像素SP1至SP3中的每一个还可以包括容纳第一发光二极管器件300a的第一凹部130a和容纳第二发光二极管器件300b的第二凹部130b。

[0063] 第一凹部130a可以设置在各个子像素SP1至SP3中限定的像素区的第一发光区中,并且可容纳第一发光二极管器件300a。根据实施方式的第一凹部130a可以包括从设置成覆盖像素电路PC的平坦化层(或钝化层)凹入地设置的第一容纳空间。由于第一凹部130a容纳第一发光二极管器件300a,所以在对第一发光二极管器件300a进行的转印处理中,第一发光二极管器件300a的未对准被最小化,因此对准精度提高。此外,由第一发光二极管器件300a的厚度(或高度)引起的显示装置的厚度的增加被最小化。

[0064] 第二凹部130b可以设置在各个子像素SP1至SP3中限定的像素区的第二发光区中,并且可容纳第二发光二极管器件300b。根据实施方式的第二凹部130b可以包括从平坦化层凹入地设置的第二容纳空间,并且可以设置成与第一凹部130a相同的形状。由于第二凹部130b容纳第二发光二极管器件300b,所以在对第二发光二极管器件300b进行的转印处理中,第二发光二极管器件300b的未对准被最小化,因此对准精度提高。此外,由第二发光二极管器件300b的厚度(或高度)引起的显示装置的厚度的增加被最小化。

[0065] 可选地,第一凹部130a和第二凹部130b可以彼此连通而在它们之间没有边界。也就是说,第一凹部130a的容纳空间和第二凹部130b的容纳空间可以彼此连通以配置一个容纳空间,并且在这种情况下,子像素SP1至SP3可以各自包括一个凹部,所述凹部包括第一发光二极管器件300a和第二发光二极管器件300b并联设置的一个容纳空间。在这种情况下,在将第一发光二极管器件300a和第二发光二极管器件300b设置在凹部的容纳空间中的处理中,针对第一发光二极管器件300a和第二发光二极管器件300b的对准处理容易进行。

[0066] 第二基板500可以设置成覆盖第一基板100,并且可以被定义为滤色器阵列基板、相对基板或封装基板。第二基板500可以通过围绕第一基板100的显示区AA的密封件相对地接合到第一基板100。

[0067] 另外,根据本公开的实施方式的发光二极管显示装置还可以包括选通驱动电路700和面板驱动器900。

[0068] 选通驱动电路700可以根据从面板驱动器900输入的选通控制信号产生选通信号,

并且可以将选通信号提供给选通线GL。根据实施方式的选通驱动电路700可以通过与形成在每个子像素SP中设置的TFT的处理相同的处理而内置在第一基板100的第三非显示区中。例如,选通驱动电路700可以相对于显示区AA设置在左侧和/或右侧非显示区中,但不限于此。在其它实施方式中,选通驱动电路700可以设置在将选通信号能够提供给选通线GL的任意非显示区中。

[0069] 可选地,选通驱动电路700可以被制造为驱动集成电路(IC)类型。在这种情况下,根据实施方式的选通驱动电路700可以安装在第一基板100的第三和/或第四非显示区中,以便以一对一的关系连接到多条选通线通信。根据另一实施方式,选通驱动电路700可以安装在选通柔性电路膜上,并且在这种情况下,选通柔性电路膜可以附接在设置第一基板100的第三非显示区和/或第四非显示区中的选通焊盘部分上,由此选通驱动电路700可以通过选通柔性电路膜和选通焊盘部分以一对一对应关系连接到多条选通线。

[0070] 面板驱动器900可以连接到设置在第一基板100的第一非显示区中的焊盘部分,并且可以将与从显示驱动系统提供的图像数据对应的图像显示在显示区AA上。根据实施方式的的面板驱动器900可以包括多个数据柔性电路膜910、多个数据驱动IC 930、印刷电路板(PCB) 950、时控制器970和电源电路990。

[0071] 多个数据柔性电路膜910中的每一个可以通过膜附接处理附接在第一基板100的焊盘部分上。

[0072] 多个数据驱动IC 930中的每一个可以单独地安装在多个数据柔性电路膜910的对应的数据柔性电路膜上。数据驱动IC 930可以接收子像素数据和定时控制器970提供的数据控制信号,根据数据控制信号通过子像素将子像素数据转换为模拟数据电压,并且将所述模拟数据电压分别提供给数据线DL。

[0073] PCB 950可以连接到多个数据柔性电路膜910。PCB 950可以支持定时控制器970和电源电路990,并且可以在面板驱动器900的元件之间传送信号和电源。

[0074] 定时控制器970可以安装在PCB 950上,并且可以通过设置在PCB 950上的用户连接器接收从显示驱动系统提供的图像数据和定时同步信号。定时控制器970可以基于定时同步信号根据显示区AA的子像素配置结构对准图像数据以生成子像素数据,并将生成的子像素数据提供给数据驱动IC 930。另外,定时控制器970可以生成数据控制信号和选通控制信号,并且可以控制每个数据驱动IC 930和选通驱动电路700的驱动定时。

[0075] 电源电路990可以安装在PCB 950上,并且可以通过使用从外部接收的输入电源来产生在显示区AA上显示图像所需的各种电压,以将每个电压提供给相应的元件。

[0076] 面板驱动器900还可以包括连接到PCB 950的控制板。在这种情况下,定时控制器970和电源电路990可以安装在控制板上而不安装在PCB 950上。因此,PCB 950可以仅执行在多个数据柔性电路膜910与控制板之间传送信号和电源的功能。

[0077] 根据本实施方式的发光二极管显示装置可以包括设置在每个子像素SP1至SP3中的冗余发光二极管器件和冗余像素电路,从而最小化或防止由于转移到各个子像素SP1至SP3上的发光二极管器件的缺陷所导致的画面缺陷。此外,在本实施方式的发光二极管显示装置中,由于第一发光二极管器件300a和第二发光二极管器件300b被容纳在设置在每个子像素SP1至SP3中的至少一个凹部中,所以发光二极管器件的未对准在发光二极管器件的转移处理中被最小化,并且发光二极管显示装置具有薄的厚度。

[0078] 图4是用于描述图3所示的子像素结构的截面图,并且图5是用于描述图4所示的发光二极管器件的结构截面图。

[0079] 参照图4和图5及图3,根据本实施方式的发光二极管显示装置的子像素SP可以包括:像素电路PC、第一平坦化层110、第一凹部130a和第二凹部130b、第一发光二极管器件300a和第二发光二极管器件300b、第二平坦化层160、第一像素电极AE1、第二像素电极AE2和公共电极CE。

[0080] 像素电路PC可以包括开关晶体管Tsw、第一电流输出部分COP1和第二电流输出部分COP2,第一电流输出部分COP1包括第一驱动晶体管Tdr1和第一电容器C1、第二电流输出部分COP2包括第二驱动晶体管Tdr2和第二电容器C2。上面已经描述了像素电路PC,因此省略其详细描述。在下文中,将仅描述第一驱动晶体管Tdr1和第二驱动晶体管Tdr2中的每一个的结构。

[0081] 第一驱动晶体管Tdr1可以设置在子像素SP中限定的第一电路区A1中,并且可以包括栅极GE、半导体层SCL、欧姆接触层OCL、源极SE和漏极DE。

[0082] 栅极GE可以与选通线GL一起形成在第一基板100上。栅极GE可以被栅极绝缘层103覆盖。

[0083] 栅极绝缘层103可以由包括无机材料的单层或多层形成,并且可以由氧化硅(SiO_x)、氮化硅(SiN_x)等形成。

[0084] 半导体层SCL可以以栅极绝缘层103上的预定图案(或岛)形式设置以与栅极GE交叠。半导体层SCL可以由包括非晶硅、多晶硅、氧化物和有机材料中的一种的半导体材料形成,但不限于此。

[0085] 欧姆接触层OCL可以以半导体层SCL上的预定图案(或岛)形式设置。这里,欧姆接触层OCL用于源极SE和漏极DE二者与半导体层SCL之间的欧姆接触,并且可以省略。

[0086] 源极SE可以在欧姆接触层OCL的一侧上形成以与半导体层SCL的一侧交叠。源极SE可以与数据线DL和驱动电源线PL一起形成。

[0087] 漏极DE可以在欧姆接触层OCL的另一侧上形成以与半导体层SCL的另一侧交叠,并且可以与源极SE间隔开。漏极DE可以与源极SE一起形成,并且可以从相邻的驱动电源线PL分支或突出。

[0088] 第二驱动晶体管Tdr2可以设置在子像素SP中限定的第二电路区A2中,并且可以包括栅极GE,半导体层SCL,欧姆接触层OCL,源极SE和漏极DE。第二驱动晶体管Tdr2可以通过与第一驱动晶体管Tdr1相同的处理以相同的结构形成,因此省略其详细描述。

[0089] 此外,配置像素电路PC的开关晶体管Tsw可以与第一驱动晶体管Tdr1和第二驱动晶体管Tdr2延期通过相同的处理形成相同的结构。在这种情况下,开关晶体管Tsw的栅极可以从选通线GL分支或突出,开关晶体管Tsw的漏极可以从数据线DL分支或突出,并且开关晶体管Tsw的源极可以通过设置在栅极绝缘层103中的通孔连接到公共节点Nc,所述公共节点Nc连接到第一驱动晶体管Tdr1和第二驱动晶体管Tdr2中的每一个的栅极GE。

[0090] 像素电路PC可以被层间绝缘层105覆盖。层间绝缘层105可以设置在整个第一基板100上以覆盖像素电路PC。根据实施方式的层间绝缘层105可以由诸如 SiO_x 或 SiN_x 的无机材料或诸如苯并环丁烯或光致丙烯酸有机材料形成。可以不设置层间绝缘层105。

[0091] 第一平坦化层(或钝化层)110可以设置在整个第一基板100上以覆盖子像素SP

(即,像素电路PC),或者设置在第一基板100以覆盖层间绝缘层105。第一平坦化层110可以保护像素电路PC并且可以在层间绝缘层105上提供平坦表面。

[0092] 根据实施方式的第一平坦化层110可以由诸如苯并环丁烯或光致丙烯酸有机材料形成,并且特别地,为了方便处理,可以由感光丙烯酸酯形成。

[0093] 第一凹部130a可以设置在子像素SP中限定的第一发光区中,并且可容纳第一发光二极管器件300a。根据实施方式的第一凹部130a可以凹入地设置成与第一平坦化层110相距的一定深度D1。在这种情况下,第一凹部130a可以包括第一容纳空间,该第一容纳空间从第一平坦化层110的顶部110a凹入地设置,以具有与第一发光二极管器件300a的厚度(或总高度)对应的深度D1。这里,可以通过去除第一平坦化层110的一部分、第一平坦化层110的整个部分、第一平坦化层110的整个部分和层间绝缘层105的一部分、或者第一平坦化层110、层间绝缘层105和栅极绝缘层103中的每一个的整个部分来形成第一凹部130a的底表面,以便具有基于第一发光二极管器件300a的厚度设置的深度D1。例如,第一凹部130a可以设置成具有与第一平坦化层110的顶部110a相距 $2\mu\text{m}$ 至 $6\mu\text{m}$ 的深度。第一凹部130a可以具有其尺寸比第一发光二极管器件300a的后表面(或底部)更宽的凹槽或杯形。

[0094] 第二凹部130b可以设置在子像素SP中限定的第二发光区中,并且可容纳第二发光二极管器件300b。根据实施方式的第二凹部130b可以包括第二容纳空间,该第二容纳空间凹入地设置以与第一平坦化层110相距的一定深度D1。第二凹部130b可以与第一凹部130a同时形成为相同的形状,因此省略其详细描述。

[0095] 此外,第一凹部130a和第二凹部130b可以彼此连通,而在二者之间没有边界130c。也就是说,第一凹部130a的容纳空间和第二凹部130b的容纳空间可以彼此连通以配置一个容纳空间,并且在这种情况下,子像素SP1至SP3可以各自包括一个凹部。在这种情况下,第一发光二极管器件300a可以容纳在凹部的一个区域中,并且第二发光二极管器件300b可以与第一发光二极管器件300a并联地容纳在凹部的另一个区域中。因此,根据本实施方式,在将第一发光二极管器件300a和第二发光二极管器件300b设置在凹部的容纳空间中的处理中,针对第一发光二极管器件300a第二发光二极管器件300b的对准处理容易进行。此外,根据本实施方式,设置在凹部中的第一发光二极管器件300a和第二发光二极管器件300b中的每一个的光取向角增加了,因此使得第一发光二极管器件300a和第二发光二极管器件300b黑暗部分最小化,从而最小化由于第一发光二极管器件300a与第二发光二极管器件300b之间的黑暗部分导致的热点。

[0096] 第一发光二极管器件300a和第二发光二极管器件300b可各自包括发光层EL、第一电极(或阳极端子)E1和第二电极(或阴极端子)E2。

[0097] 基于在第一电极E1与第二电极E2之间流动的电流,发光层EL可以根据电子和空穴的复合来发光。根据实施方式的发光层EL可以包括第一半导体层310、有源层330和第二半导体层350。

[0098] 第一半导体层310可以向有源层330提供电子。根据实施方式的第一半导体层310可以由n-GaN基半导体材料形成,并且n-GaN基半导体的示例材料可以包括Ga_{0.9}N_{0.1}、Al_{0.1}Ga_{0.9}N、In_{0.1}Ga_{0.9}N、Al_{0.2}In_{0.8}Ga_{0.2}N等。这里,可以使用硅(Si)、锗(Ge)、硒(Se)、碲(Te)或碳(C)作为用于掺杂第一半导体层310的杂质。

[0099] 有源层330可以设置在第一半导体层310的一侧上。有源层330可以具有包括阱层

和阻挡层的多量子阱 (MQW) 结构, 该阻挡层的带隙高于阱层的带隙。根据实施方式的有源层 330 可以具有 InGaN/GaN 等的 MQW 结构。

[0100] 第二半导体层 350 可以设置在有源层 330 上, 并且可以向有源层 330 提供空穴。根据实施方式的第二半导体层 350 可以由 p-GaN 基半导体材料形成, 并且 p 型 GaN 基半导体材料的示例可以包括 GaN、AlGaIn、InGaIn、AlInGaIn 等。这里, 可以使用镁 (Mg), 锌 (Zn) 或铍 (Be) 作为用于掺杂第二半导体层 350 的杂质。

[0101] 第一电极 E1 可以设置在第二半导体层 350 上。第一电极 E1 可以连接到第一驱动晶体管 Tdr1 和第二驱动晶体管 Tdr2 中的每一个的源极 SE。

[0102] 第二电极 E2 可以设置在第一半导体层 310 的另一侧上, 并且可以与有源层 330 和第二半导体层 350 电气断开。第二电极 E2 可以连接到公共电源线 CL。

[0103] 根据一个实施方式的第一电极 E1 和第二电极 E2 中的每一个可以由包括金属材料的一种或多种材料形成, 例如金 (Au)、钨 (W)、铂 (Pt)、硅 (Si)、铱 (Ir)、银 (Ag)、铜 (Cu)、镍 (Ni)、钛 (Ti) 或铬 (Cr)。在其它实施方式中, 第一电极 E1 和第二电极 E2 中的每一个可以由透明导电材料形成, 并且透明导电材料的示例可以包括氧化铟锡 (ITO), 氧化铟锌 (IZO) 等。然而, 本实施方式不限于此。

[0104] 此外, 第一半导体层 310、有源层 330 和第二半导体层 350 可以以顺序堆叠在半导体基板上的结构来设置。这里, 半导体基板可以包括包含在蓝宝石基板或硅基板中的半导体材料。半导体基板可以用作用于生长第一半导体层 310、有源层 330 和第二半导体层 350 中的每一个的生长半导体基板, 然后通过基板分离处理与第一半导体层 310 分离。这里, 基板分离处理可以是激光剥离处理或化学剥离处理。因此, 由于从第一发光二极管器件 300a 和第二发光二极管器件 300b 去除生长半导体基板, 所以第一发光二极管器件 300a 和第二发光二极管器件 300b 中的每一个具有薄的厚度, 因此可以被容纳到设置在子像素 SP 中的凹部中。

[0105] 基于在第一电极 E1 与第二电极 E2 之间流动的电流, 第一发光二极管器件 300a 和第二发光二极管器件 300b 中的每一个可以根据电子和空穴的复合来发光。在这种情况下, 从第一发光二极管器件 300a 和第二发光二极管器件 300b 中的每一个发射的光都可以穿过第一电极 E1 和第二电极 E2, 并且可以输出到外部。换句话说, 从第一发光二极管器件 300a 和第二发光二极管器件 300b 中的每一个发射的光可以穿过第一电极 E1 和第二电极 E2, 并且可以沿与第一方向相反的第二方向输出, 从而显示图像, 所述第一方向朝向凹部 130a 和 130b 中的每一个的底表面。

[0106] 第一发光二极管器件 300a 和第二发光二极管器件 300b 中的每一个可以包括: 第一部分 FP 以及与第一部分 FP 相对的第二部分 RP, 第一部分 FP 包括连接到像素电路 PC 的第一电极 E1 和第二电极 E2。在这种情况下, 与第二部分 RP 相比, 第一部分 FP 可以被设置为更远离凹部的底表面。也就是说, 设置在第一部分 FP 中的第一电极 E1 和第二电极 E2 可以被布置成面对第二基板 500 而不设置成面对凹部的底表面。这里, 第一部分 FP 可以具有小于第二部分 RP 的尺寸, 并且在这种情况下, 第一发光二极管器件 300a 和第二发光二极管器件 300b 中的每一个可以具有包括对应于第一部分 FP 的上表面和对应于第二部分 RP 的下表面的梯形形状的横截面。

[0107] 第二平坦化层 160 可以设置在第一平坦化层 110 上以覆盖第一发光二极管器件

300a和第二发光二极管器件300b。也就是说,第二平坦化层160可以设置在第一平坦化层110上,以具有用于覆盖第一平坦化层110的顶部、第一凹部130a的容纳第一发光二极管器件300a的另一个第一容纳空间、第二凹部130b的容纳第二发光二极管器件300b的另一个第二容纳空间、第一发光二极管器件300a的前表面和第二发光二极管器件300b的前表面的厚度。

[0108] 第二平坦化层160可以在第一平坦化层110上设置平坦的表面。此外,第二平坦化层160可以将第一凹部130a的容纳第一发光二极管器件300a的另一个第一容纳空间和第二凹部130b的容纳第二发光二极管器件300b的另一个第二容纳空间掩埋(bury),以固定第一发光二极管器件300a和第二发光二极管器件300b中的每一个的位置。

[0109] 第一像素电极AE1可以将第一发光二极管器件300a的第一电极E1电连接到第一驱动晶体管Tdr1的源极SE,并且可以被定义为第一阳极电极。根据实施方式的第一像素电极AE1可以设置在第二平坦化层160上并且与第一驱动晶体管Tdr1和第一发光二极管器件300a的第一电极E1交叠。第一像素电极AE1可以通过第一电路接触孔CCH1电连接到第一驱动晶体管Tdr1的源极SE并且可以通过设置在第二平坦化层160中的第一电极接触孔ECH1与第一发光二极管器件300a的第一电极E1电连接,第一电路接触孔CCH1被设置为穿过层间绝缘层105、第一平坦化层110和第二平坦化层160。因此,第一发光二极管器件300a的第一电极E1可以通过第一像素电极AE1与第一驱动晶体管Tdr1的源极SE电连接。

[0110] 第二像素电极AE2可以将第二发光二极管器件300b的第一电极E1电连接到第二驱动晶体管Tdr2的源极SE,并且可以被定义为第二阳极电极。根据实施方式的第二像素电极AE2可以设置在第二平坦化层160上并且与第二驱动晶体管Tdr2和第二发光二极管器件300b的第一电极E1交叠。第二像素电极AE2可以通过第二电路接触孔CCH2电连接到第二驱动晶体管Tdr2的源极SE并且可以通过设置在第二平坦化层160中的第二电极接触孔ECH2与第二发光二极管器件300b的第一电极E1电连接,,第二电路接触孔CCH2被设置为穿过层间绝缘层105、第一平坦化层110和第二平坦化层160。因此,第二发光二极管器件300b的第一电极E1可以通过第二像素电极AE2与第二驱动晶体管Tdr2的源极SE电连接。

[0111] 以这种方式,如果发光二极管显示装置具有顶部发光结构,则第一像素电极AE1和第二像素电极AE2中的每一个可以由透明导电材料形成,并且如果发光二极管显示装置具有底部发光结构,则像素电极AE可以由光反射导电材料形成。这里,透明导电材料可以是氧化铟锡(ITO)、氧化铟锌(IZO)等,但不限于此。光反射导电材料可以是Al、Ag、Au、Pt、Cu等,但不限于此。包括光反射导电材料的第一像素电极AE1和第二像素电极AE2中的每一个可以由包括光反射导电材料的单层或包括堆叠的多个单层的多层构成。

[0112] 公共电极CE可以电连接到第一发光二极管器件300a的第二电极E2和公共电源线CL,并且可以被定义为阴极电极。公共电极CE可以设置在第二平坦化层160上并且与第一发光二极管器件300a和第二发光二极管器件300b中的每一个的第二电极E2以及公共电源线CL交叠。这里,公共电极CE可以由与像素电极AE相同的材料形成。

[0113] 根据实施方式的公共电极CE的一侧可以通过线路接触孔LCH(参见图2)与公共电源线CL电连接,该线路接触孔LCH被设置为穿过栅极绝缘层103、层间绝缘层105、第一平坦化层110和与公共电源线CL交叠的第二平坦化层160。根据实施方式的公共电极CE的另一侧可以通过第三电极接触孔ECH3电连接到第一发光二极管电极300a的第二电极E2,所述第三

电极接触孔ECH3设置在第二平坦化层160中以与第一发光二极管电极300a的第二电极E2交叠;并且可以通过第四电极接触孔ECH4电连接到第二发光二极管电极300b的第二电极E2,所述第四电极接触孔ECH4设置在第二平坦化层160中以与第二发光二极管电极300b的第二电极E2交叠。因此,第一发光二极管电极300a的第二电极E2和第二发光二极管电极300b的第二电极E2中的每一个可以通过公共电极CE电连接到公共电源线CL。

[0114] 可以通过电极构图处理来同时设置第一像素电极AE1和第二像素电极AE2以及公共电极CE,所述电极构图处理使用光刻处理、蚀刻处理和/或在第二平坦化层160上沉积包括第一和第二电路接触孔CCH1和CCH2、线路接触孔以及第一至第四电极接触孔ECH1至ECH4的电极材料的沉积处理。因此,在本实施方式中,由于第一像素电极AE1和第二像素电极AE2以及将第一发光二极管器件300a和第二发光二极管器件300b连接到像素电路PC的公共电极CE同时形成,所以电极连接处理被简化,并且在将第一发光二极管器件300a和第二发光二极管器件300b连接到像素电路PC的处理中所花费的处理时间大大缩短,由此提高了发光二极管显示装置的生产率。

[0115] 根据本实施方式的发光二极管显示装置还可以包括第二基板500。

[0116] 第二基板500可以被设置为覆盖第一基板100的除了焊盘部分之外的部分,从而保护设置在第一基板100上的像素阵列。第二基板500可以被定义为滤色器阵列基板,相对基板或封装基板。例如,根据实施方式的第二基板500可以由透明玻璃材料,透明塑料材料等形成,但不限于此。

[0117] 根据实施方式的第二基板500可以包括黑底510。

[0118] 黑底510可以限定设置在第一基板100上的每个子像素SP的开口区。也就是说,黑底510可以设置在第二基板500的遮光区中,该第二基板500的遮光区与开口区之外的区域交叠,与每个子像素SP的发光区交叠,从而防止相邻开口区之间的混色。根据实施方式的第二基板510可以包括多个第一遮光图案、多个第二遮光图案和第三遮光图案,所述第一遮光图案覆盖多条选通线GL、多条公共电源线CL和每个子像素SP的像素电路PC,所述第二遮光图案覆盖多条数据线DL和多个驱动电源线PL,并且所述第三遮光图案覆盖第二基板500的边缘。这里,第一遮光图案至第三遮光图案可以设置在同一层上,因此,黑底510可以具有网状形式。

[0119] 此外,第二基板500还可以包括设置在由黑底510限定的开口区中的光提取层530。光提取层530可以由透明材料形成,并且可以将各个子像素SP的发光区中发射的光提取到外部。光提取层530使设置在第二基板500上的开口区和黑底510之间的台阶高度最小化。

[0120] 在每个子像素SP中布置的第一发光二极管器件300a和第二发光二极管器件300b中的每一个发射白光的情况下,第二基板500可以包括设置在开口区中的滤色器层530而不是光提取层530。

[0121] 滤色器层530可以包括具有与每个子像素SP中定义的颜色对应颜色的滤色器。滤色器层530可以仅透射从相应的子像素SP发射的白光中的具有对应于该子像素SP的颜色的波长的光。

[0122] 根据本公开的实施方式的发光二极管显示装置还可以包括设置在第一基板100与第二基板500之间的封装层170。封装层170可以是光学透明粘合剂(OCA)或光学透明树脂(OCR),但不限于此。

[0123] 根据本实施方式的发光二极管显示装置还可以包括设置在每个子像素SP的发光区下方的反射层101。

[0124] 反射层101可以设置在各个凹部130a和130b的底表面与第一基板100之间,以覆盖包括第一发光二极管器件300a和第二发光二极管器件300b的发光区。根据实施方式的反射层101可以由与驱动晶体管Tdr1和Tdr2的栅极GE相同的材料形成,并且可以设置在与栅极GE相同的层上。反射层101可以将从第一发光二极管器件300a和第二发光二极管器件300b中的每一个入射的光反射到第二基板500。因此,根据本实施方式的发光二极管显示装置可以包括反射层101,并且因而,可以具有顶部发光结构。

[0125] 可选地,反射层101可以由与驱动晶体管Tdr1和Tdr2中的每一个的源极/漏极(SE/DE)的材料相同的材料形成,并且可以设置在与源极/漏极(SE/DE)相同的层上。

[0126] 在根据本实施方式的发光二极管显示装置中,可以通过粘合构件150将每个子像素SP的第一发光二极管器件300a和第二发光二极管器件300b粘合到各个凹部130a和130b的底表面。

[0127] 粘合构件150可以设置在每个子像素SP的第一发光二极管器件300a和第二发光二极管器件300b二者与凹部130a和130b二者之间,并且可以将第一发光二极管器件300a和第二发光二极管器件300b中的每一个附接到凹部130a和130b中的相应凹部的底表面,从而主要固定第一发光二极管器件300a和第二发光二极管器件300b中的每一个。

[0128] 根据实施方式的粘合构件150可以附接(涂覆)在第一发光二极管器件300a和第二发光二极管器件300b(即,第一半导体层310的后表面)中的每一个的第二部分RP上,因此,在安装发光二极管器件的安装处理中,粘合构件150可以粘合到第一凹部130a的底表面和第二凹部130b的底表面。

[0129] 根据另一个实施方式,粘合构件150可以点缀在第一凹部130a的底表面和第二凹部130b的底表面上,并且在对于发光二极管器件所执行的安装处理中通过施加到该粘合构件150上的压力扩展,因此可以粘合到第一发光二极管器件300a和第二发光二极管器件300b中的每一个的第二部分RP。因此,安装在第一凹部130a上的第一发光二极管器件300a可以通过粘合构件150进行主要位置固定。因此,根据本实施方式,可以按照简单地将第一发光二极管器件300a和第二发光二极管器件300b中的每一个附接到凹部130a和130b中的相应凹部的底表面上的方法来执行发光二极管器件的安装处理,因此,缩短了执行发光二极管器件的安装处理所需的安装处理时间。

[0130] 在其它实施方式中,粘合构件150可以涂覆在第一平坦化层110的顶部110a,第一凹部130a的底表面和倾斜表面以及第一凹部130b的第二平坦化层110的底表面和倾斜表面上。也就是说,粘合构件150可以设置成完全覆盖第一平坦化层110的前表面的除了接触孔之外的部分。换句话说,粘合构件150可以设置在第一平坦化层110与第二平坦化层160之间,并且可以设置在第一发光二极管器件300a和300b中的每一个与第一平坦化层110之间。在其它实施方式中,粘合构件150可以在设置有凹部130a和130b的第一平坦化层110的整个顶部110a上涂覆至一定厚度。当形成接触孔时,可以去除涂覆在第一平坦化层110的顶部110a上的、设置接触孔的粘合构件150的一部分。因此,在本实施方式中,在紧接着发光二极管器件的安装处理之前,可以在第一平坦化层110的整个顶部110a涂覆上粘合构件150以具有一定厚度,因此根据本发明的实施方式,缩短了形成粘合构件150时所花费的处理时间。

[0131] 在本实施方式中,粘合构件150可以设置在第一平坦化层110的整个顶部上,因此,根据本实施方式的第二平坦化层160被设置成覆盖粘合构件150。

[0132] 根据实施方式的用于发光二极管器件的安装处理可以包括以下步骤:在红色子像素SP1的每一个上安装红色第一发光二极管器件和第二发光二极管器件的处理;在绿色子像素SP2的每一个上安装绿色第一发光二极管器件和第二发光二极管器件的处理;以及在蓝色子像素SP3中的每一个上安装蓝色第一发光二极管器件和第二发光二极管器件的处理,并且此外,根据实施方式的用于发光二极管器件的安装处理还可以包括在白色子像素的每一个上安装白色第一发光二极管器件和第二发光二极管器件的处理。

[0133] 根据实施方式的用于发光二极管器件的安装处理:可以仅包括将白色第一发光二极管器件和第二发光二极管器件安装在每个子像素上的处理。在这种情况下,第一基板100或第二基板500可以包括与每个子像素交叠的滤色器层。滤色器层可以仅透射白光中的、具有与相应子像素对应的颜色的波长的光。

[0134] 根据实施方式的发光二极管器件的安装处理可以仅包括在每个子像素上安装具有第一颜色的第一发光二极管器件和第二发光二极管器件的处理。在这种情况下,第一基板100或第二基板500可以包括与每个子像素交叠的波长转换层和滤色器层。基于从具有第一颜色的第一发光二极管器件和第二发光二极管器件入射的第一颜色的光中的一些光,波长转换层可以发射第二颜色的光。基于第一颜色的光和第二颜色的光的组合,滤色器层可以仅透射白光中的、具有与相应子像素对应的颜色的波长的光。这里,第一种颜色可以是蓝色,并且第二种颜色可以是黄色的。

[0135] 图6是用于描述图2所示的凹部的变形例的图。

[0136] 参照图6,根据变型例设置在多个子像素SP的每一个中的第一凹部130a和第二凹部130b可以具有相同的深度,并且可以在每个子像素SP中从第一平坦化层110凹入地设置为具有不同的深度D1至D3。这里,第一凹部130a和第二凹部130b中的每一个的深度D1至D3可以被定义为第一凹部130a和第二凹部130b中的每一个的第一平坦化层110的顶部110a与底表面110b之间的距离。

[0137] 在构成一个单位像素UP的至少三个相邻子像素SP1至SP3中的每一个中,设置在各个子像素SP中的第一凹部130a可以被设置为具有不同深度D1至D3。也就是说,基于要在相应子像素中设置的发光二极管器件的高度,第一凹部130a可以设置为具有与第一平坦化层110相距不同的深度D1至D3,从而去除或最小化颜色引起的发光二极管器件之间的高度偏差(或台阶高度)。设置在每个子像素SP中的第二凹部130b可以形成具有与第一凹部130a相同的形状和深度。

[0138] 为了实现彩色图像,根据本实施方式的发光二极管显示装置可以包括红色子像素SP1、绿色子像素SP2和蓝色子像素SP3,发光二极管器件可以由多种颜色设置并且可以布置在设置于相应颜色的子像素中的第一凹部130a和第二凹部130b中。在这种情况下,由于制造过程的处理误差,基于颜色的发光二极管器件可能具有不同的高度(或厚度)。例如,基于颜色的发光二极管器件的厚度可以按照红色,绿色和蓝色的顺序加厚。在这种情况下,可以基于相应的发光二极管器件的高度,按照红色子像素SP1、绿色子像素SP2和蓝色子像素SP3的顺序,以不同的深度来设置第一凹部130a和第二凹部130b的深度D1至D3。

[0139] 因此,在本实施方式中,设置在每个子像素中的第一凹部130a和第二凹部130b的

深度可以基于要在相应的子像素中提供的发光二极管器件的高度(或厚度)来以不同方式来设置,因此,设置在每个子像素中的发光二极管器件300a和300b的最上表面(例如,第一电极E1的顶部)可以设置在同一水平线HL上,从而防止由于基于颜色的发光二极管器件之间的厚度偏差而引起的开路缺陷的发生,所述开路缺陷指发光二极管器件的第一电极(或第二电极)未暴露。此外,在本实施方式中,在顶部发光结构中,通过使用被设置为在各个子像素中具有不同深度D1至D3的第一凹部130a和第二凹部130b,反射层101与各子像素的发光二极管器件之间的光学距离被优化,因此反射层101的反射效率得到提高,从而使每个发光二极管器件的光效率最大化。

[0140] 图7是用于描述根据图2所示的本公开的実施方式的子像素的图,并且示出了改进的像素电路的配置的示例。因此,在下文中,将描述像素电路和与该像素电路相关的元件,并且不重复对其它元件的描述。

[0141] 参照图7及图1,根据本實施方式的每个子像素的像素电路PC可以包括开关晶体管T_{sw}、存储电容器C_{st}、第一电流输出部分COP1、第二电流输出部分COP2和电压初始化部分VIP。

[0142] 开关晶体管T_{sw}可以包括连接到第一选通线GL1的栅极、连接到数据线DL的漏极和连接到第一节点N1的源极。这里,可以根据电流的方向在开关晶体管T_{sw}的源极和漏极之间进行切换。在采样时段期间,开关晶体管T_{sw}可以根据通过第一选通线GL1提供的第一选通信号导通,并且可以将通过数据线DL提供的的数据信号提供给第一节点N1。

[0143] 存储电容器C_{st}可以包括连接到第一节点N1的第一端子和连接到第二节点(或公共节点)N2的第二端子。也就是说,存储电容器C_{st}可以被设置为在连接到开关晶体管T_{sw}的源极的第一节点N1与连接到第一驱动晶体管T_{dr1}的栅极的第二节点N2之间的交叠区域中具有一定电容。存储电容器C_{st}可以存储第一节点N1和第二节点N2之间的差电压,并且可以将所存储的电压共同地提供给第一电流输出部分COP1和第二电流输出部分COP2。更详细地说,存储电容器C_{st}可以存储与来自开关晶体管T_{sw}的数据信号相对应的电压,并且可以将存储的电压共同地提供给第一电流输出部分COP1和第二电流输出部分COP2。

[0144] 第一电流输出部分COP1可以通过与从存储电容器C_{st}提供给第二节点N2的数据信号相对应的电压被接通,并且可以向第一发光二极管器件300a提供数据电流。第一电流输出部分COP1可以包括第一驱动晶体管T_{dr1}。

[0145] 第一驱动晶体管T_{dr1}可以包括连接到第二节点N2的栅极、连接到驱动电源线PL的漏极和连接到第一发光二极管器件300a的阳极端子的源极。第一驱动晶体管T_{dr1}可以通过第二节点N2的电压导通,以控制从驱动电源线PL流向第一发光二极管器件300a的电流量。

[0146] 根据實施方式的第一电流输出部分COP1还可以包括连接在第一驱动晶体管T_{dr1}与第一发光二极管器件300a之间的第一发光控制晶体管Tem1。

[0147] 第一发光控制晶体管Tem1可以包括连接到发光控制线ECL的栅极、与第一驱动晶体管T_{dr1}的源极连接的漏极和连接到第一发光二极管器件300a的阳极端子的源极。在用于预先初始化第一驱动晶体管T_{dr1}的源极的预初始化时段期间,第一发光控制晶体管Tem1可以通过发光控制线ECL提供的发光控制信号来导通,并且提供将第一驱动晶体管T_{dr1}的源极预初始化为基准电压V_{ref}的路径。此外,在发光时段期间,第一发光控制晶体管Tem1可以通过发光控制线ECL提供的发光控制信号导通,并且可以将从第一驱动晶体管T_{dr1}输出的

数据电流提供给第一发光二极管器件300a。

[0148] 第一发光控制晶体管Tem1的源极(如图4所示)可以通过第一像素电极AE1连接设置在第一凹部130a中的第一发光二极管器件300a的第一电极E1。

[0149] 第二电流输出部分COP2可以通过与从存储电容器Cst提供给第二节点N2的数据信号相对应的电压来接通,并且可以向第二发光二极管器件300b提供数据电流。根据实施方式的第二电流输出部分COP2可以包括第二驱动晶体管Tdr2。

[0150] 第二驱动晶体管Tdr2可以包括连接到第二节点N2的栅极、连接到驱动电源线PL的漏极和连接到第二发光二极管器件300b的第一电极的源极。第二驱动晶体管Tdr2可以通过第二节点N2的电压导通,以控制从驱动电源线PL流向第二发光二极管器件300b的电流。

[0151] 第二驱动晶体管Tdr2可以与第一驱动晶体管Tdr1一起形成,并且可以具有与第一驱动晶体管Tdr1相同的尺寸。

[0152] 根据实施方式的第二电流输出部分COP2还可以包括连接在第二驱动晶体管Tdr2与第二发光二极管器件300b之间的第二发光控制晶体管Tem2。

[0153] 第二发光控制晶体管Tem2可以包括连接到发光控制线ECL的栅极、与连接到第二驱动晶体管Tdr2的源极连接的漏极和连接到第二发光二极管器件300b的阳极端子的源极。此外,在发光时段期间,第二发光控制晶体管Tem2可以通过发光控制线ECL提供的发光控制信号导通,并且可以将从第二驱动晶体管Tdr2输出的数据电流提供给第二发光二极管器件300b。

[0154] 第二发光控制晶体管Tem2的源极(如图4所示)可以通过第二像素电极AE2连接设置在第二凹部130b中的第二发光二极管器件300b的第一电极E1。

[0155] 在像素电路PC中,第一电流输出部分COP1和第二电流输出部分COP2中的一个可以是冗余像素电路,该冗余像素电路预先设置在各个子像素SP1至SP3中,以设置在各个子像素SP1至SP3中的发光二极管器件300a和300b的每一个中的操作缺陷。

[0156] 电压初始化部分VIP可以在预初始化期间,将第一驱动晶体管Tdr1的源极预初始化为基准电压Vref,并且在初始化期间,该电压初始化部分VIP可以将存储在存储电容器Cst中的电压初始化为基准电压Vref。根据实施方式的电压初始化部分VIP可以包括第一晶体管T1、第二晶体管T2和第三晶体管T3。

[0157] 第一晶体管T1可以包括连接到第二选通线GL2的栅极、连接到第二节点N2的漏极和与第一驱动晶体管Tdr1的源极连接的源极。在初始化时段期间和采样时段期间,第一晶体管T1可以通过第二选通线GL2提供的第二选通信号导通,并且可以将第一驱动晶体管Tdr1的栅极连接到源极。

[0158] 第二晶体管T2可以包括连接到发光控制线ECL的栅极、连接到基准电源线RL的漏极和连接到第一节点N1的源极。在预初始化期间和初始化期间,第二晶体管T2可以通过发光控制线ECL提供的发光控制信号导通,并且可以将通过基准电源线RL提供的基准电压提供给第一节点N1。

[0159] 第三晶体管T3可以包括连接到第二选通线GL2的栅极、连接到基准电源线RL的漏极和连接到(与第一发光控制晶体管Tem1的源极连接的)的第三节点N3的源极。在初始化时段期间和采样时段期间,第三晶体管T3可以通过第二选通线GL2提供的第二选通信号导通,并且可以将通过基准电源线RL提供的基准电压提供给第三节点N3。

[0160] 在上述本公开的实施方式中,每个子像素的像素电路PC不限于图3至图7。在其它实施方式中,除了开关晶体管和电流输出部分之外,像素电路PC还可以包括至少一个辅助晶体管和用于补偿驱动晶体管的阈值电压的至少一个辅助电容器。

[0161] 另外,在上述本公开的实施方式中,在上面已经将每个子像素描述为包括两个发光二极管器件,但不限于此。在其它实施方式中,每个子像素可以包括第一至第N(其中N是等于或大于2的自然数)发光二极管器件和像素电路,所述像素电路包括分别向第一至第N发光二极管器件中的每一个提供数据电流的第一驱动晶体管至第N驱动晶体管。在这种情况下,每个子像素可以包括一个或N个凹部,其中第一发光二极管器件至第N发光二极管器件中的每一个被容纳在一个容纳空间中或者被单独容纳。

[0162] 如上所述,在根据本公开的实施方式的发光二极管显示装置中,防止了由微型发光器件的缺陷引起的画面缺陷。

[0163] 对于本领域技术人员显而易见的是,在不脱离本公开的精神或范围的情况下,可以对本公开进行各种修改和变化。因此,本公开旨在涵盖落在所附权利要求及其等同物的范围内针对本公开的修改和变化。

[0164] 相关申请的交叉引用

[0165] 本申请要求于2016年12月19日提交的韩国专利申请No.10-2016-0173807的优先权,通过引用将该韩国专利申请并入本文,如同在此完全阐述一样。

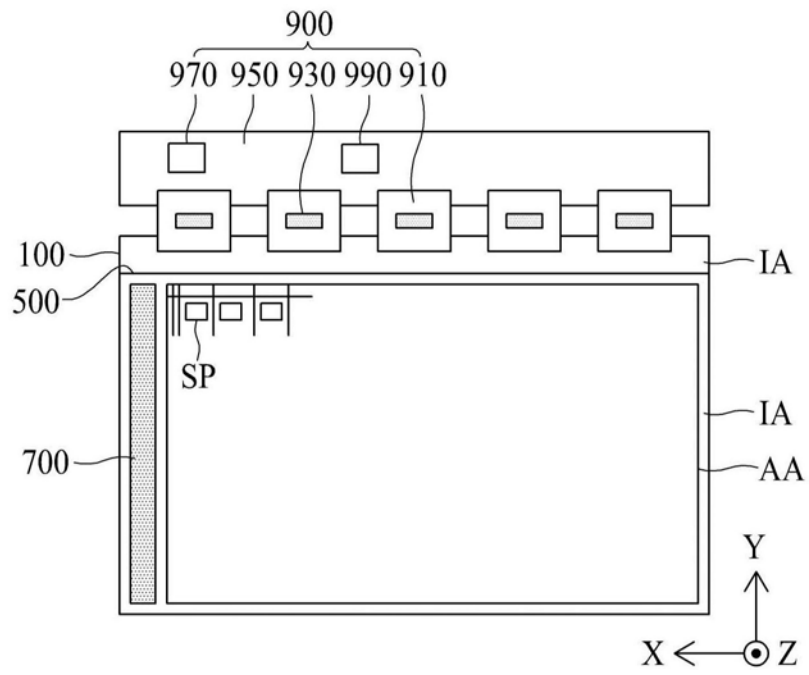


图1

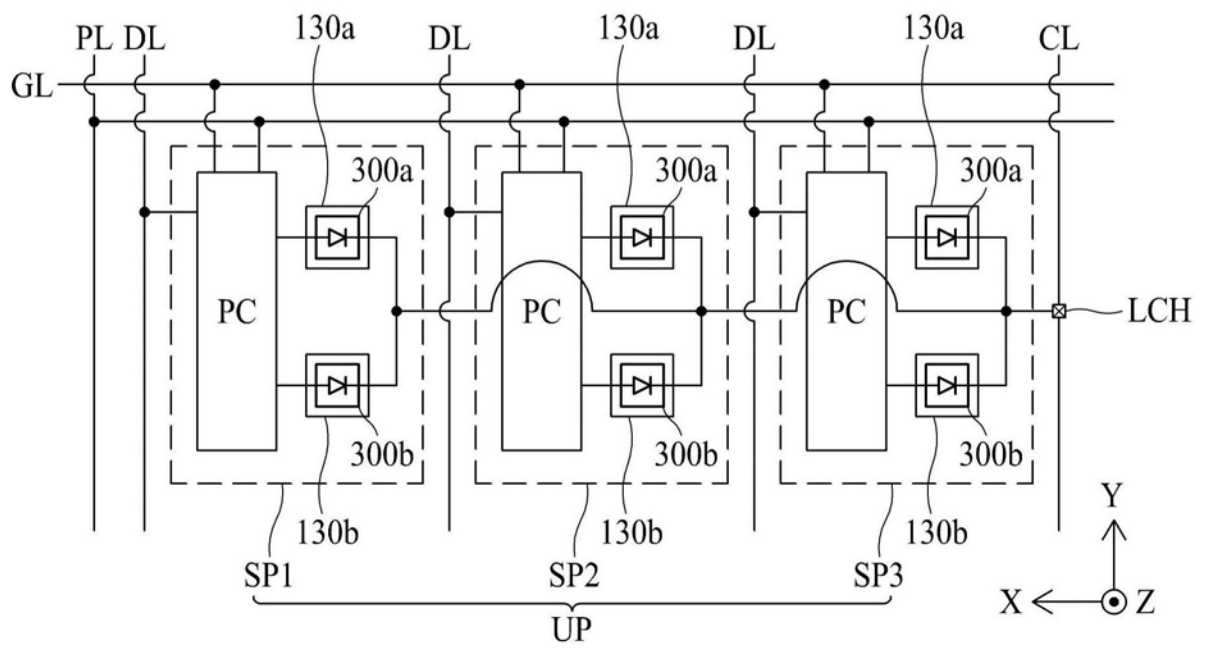


图2

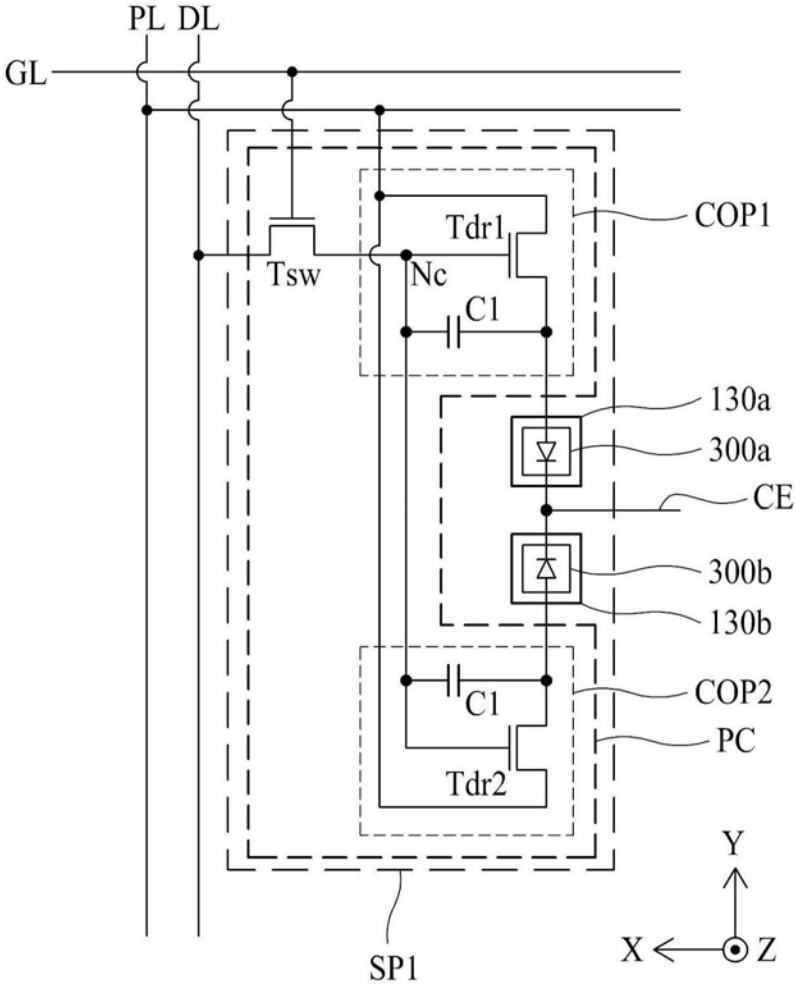


图3

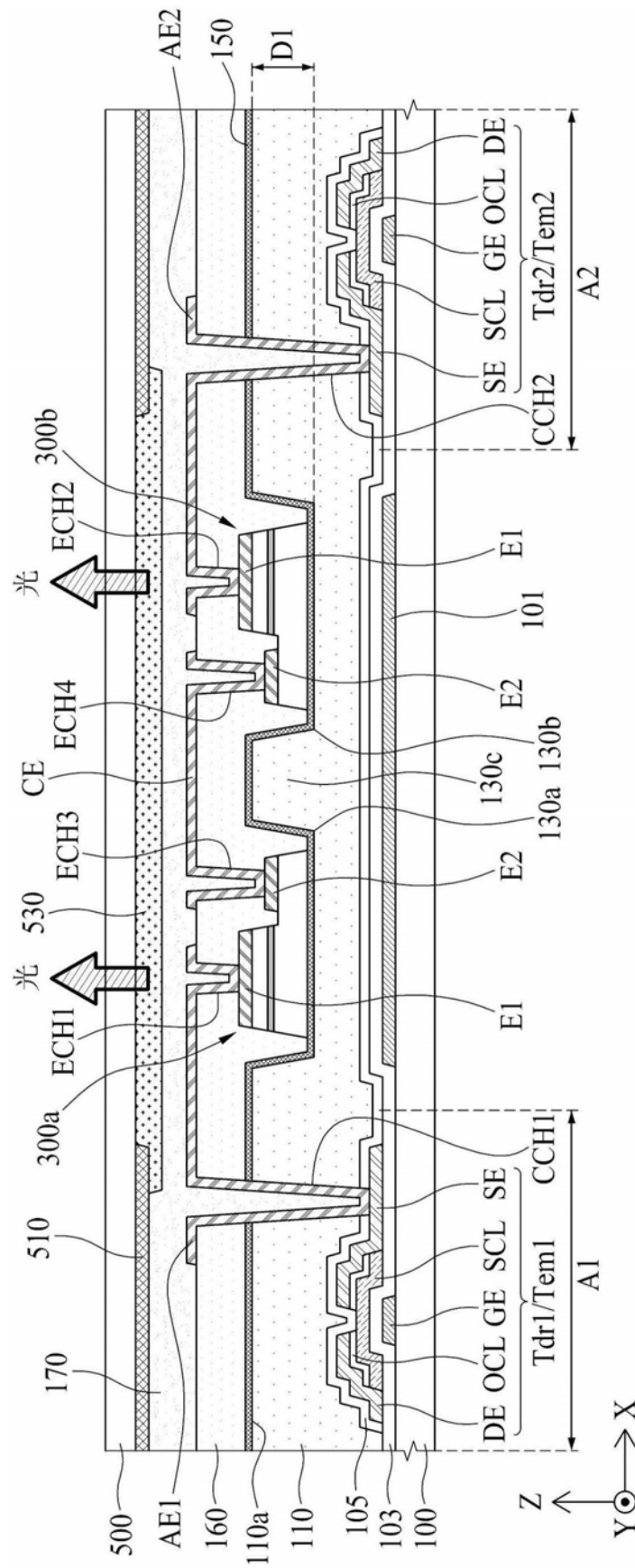


图4

300a/300b

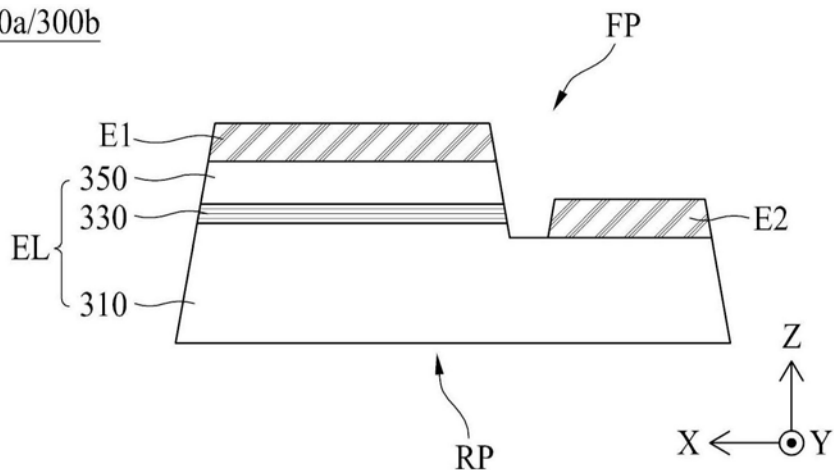


图5

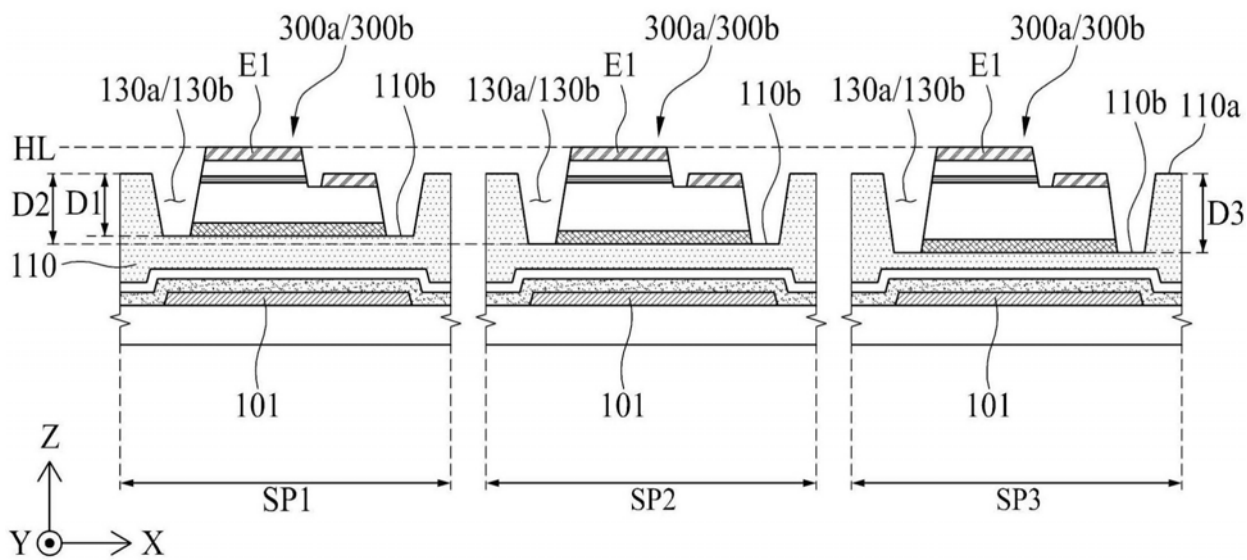


图6

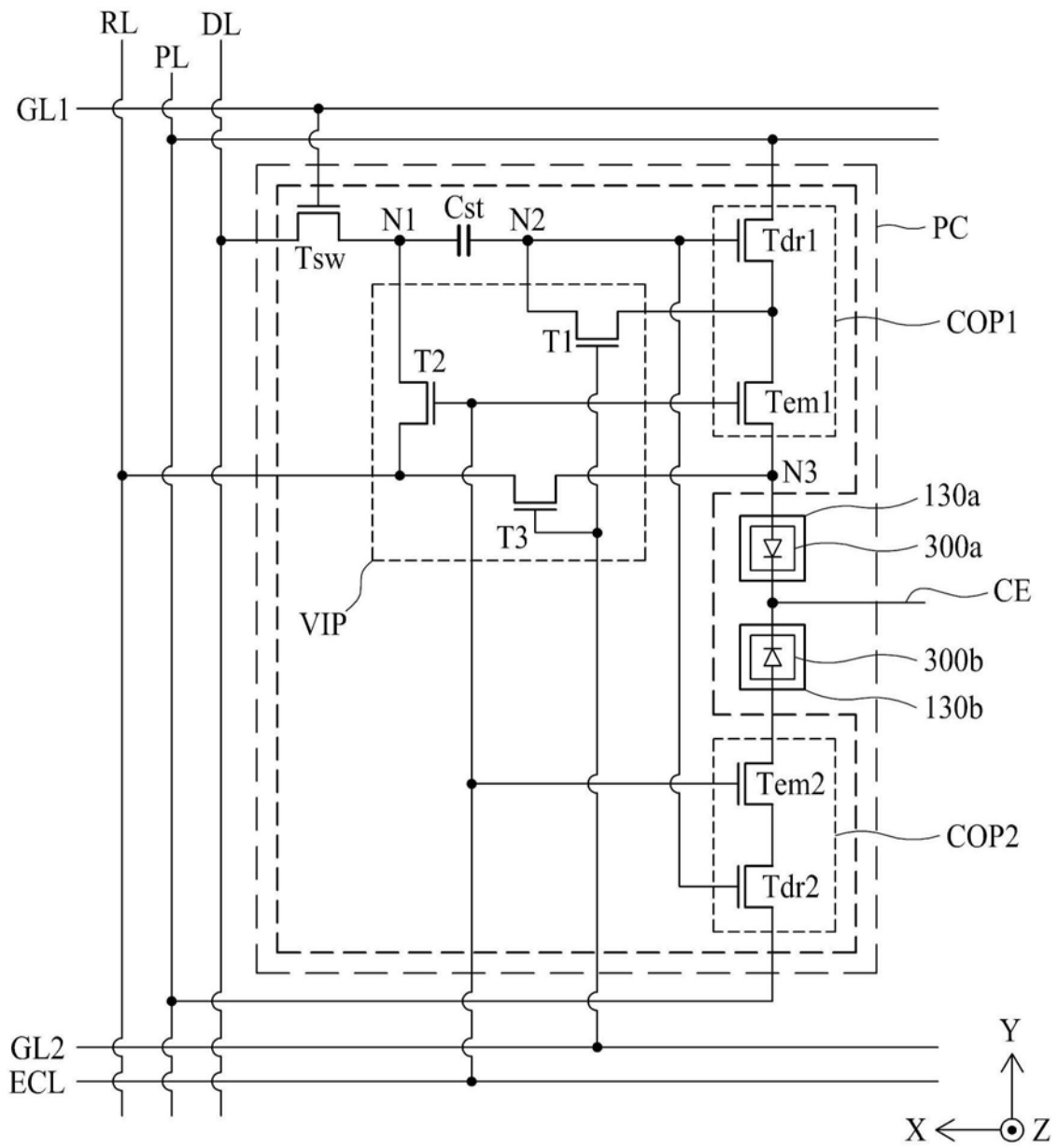


图7

专利名称(译)	发光二极管显示装置		
公开(公告)号	CN108230991A	公开(公告)日	2018-06-29
申请号	CN2017111363237.6	申请日	2017-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金珍永 孙眩镐 姜韩仙		
发明人	金珍永 孙眩镐 姜韩仙		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2330/08 G09G2330/10 G09G3/3241 G09G2300/0426 G09G2300/0814 G09G2300/0842 H01L27/156 H01L33/06 H01L33/32 H01L33/42 H01L33/60		
代理人(译)	李辉 刘久亮		
优先权	1020160173807 2016-12-19 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种发光二极管显示装置，该发光二极管显示装置用于最小化由发光二极管器件的缺陷引起的画面缺陷。所述发光二极管显示装置包括多个子像素，每个子像素包括利用数据电流发光的第一发光二极管器件至第N发光二极管器件，其中，N是等于或大于2的自然数；以及像素电路，所述像素电路包括分别向所述第一发光二极管器件至所述第N发光二极管器件提供与数据信号相对应的所述数据电流的第一驱动晶体管至第N驱动晶体管。

